

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-250766

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

H01L 33/00

H01J 31/12

H01S 3/18

(21)Application number : 07-050093

(71)Applicant : RES DEV CORP OF JAPAN

(22)Date of filing : 09.03.1995

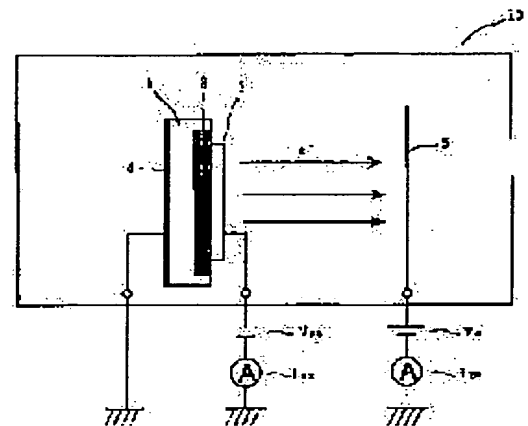
(72)Inventor : KOSHIDA NOBUYOSHI

## (54) COLD ELECTRON EMITTING COLD SEMICONDUCTOR ELEMENT AND DEVICE USING THIS

### (57)Abstract:

**PURPOSE:** To make the new development of a cold electron emitting element possible as well as to make it possible to contrive the expansion of the field of application of a semiconductor.

**CONSTITUTION:** A device using a cold electron emitting semiconductor element is provided with a silicon substrate 1, a porous silicon layer 2 turned porous by performing an anodizing treatment on the surface of this substrate 1, an Au thin film electrode 3 which is formed on this layer 2, an ohmic electrode 4, which is formed on the rear of the substrate 1, and a collector electrode 5, arranged in opposition to the electrode 3 to captures emitted electrons from the electrode 3 in a vacuum atmosphere.



(19) 日本国特許庁 ( J P )

(12) 公開特許公報 ( A )

(11) 特許出願公開番号

特開平8-250766

(43) 公開日 平成 8 年 (1996) 9 月 27 日

(51) Int. Cl. <sup>9</sup>

識別記号

F I

H01L 33/00

H01L 33/00

A

H01J 31/12

H01J 31/12

B

H01S 3/18

H01S 3/18

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号

特願平7-50093

(22) 出願日

平成 7 年 (1995) 3 月 9 日

(71) 出願人 390014535

新技術事業団

埼玉県川口市本町 4 丁目 1 番 8 号

(72) 発明者 越田 信義

東京都小平市上水本町 6 - 5 - 10 - 203

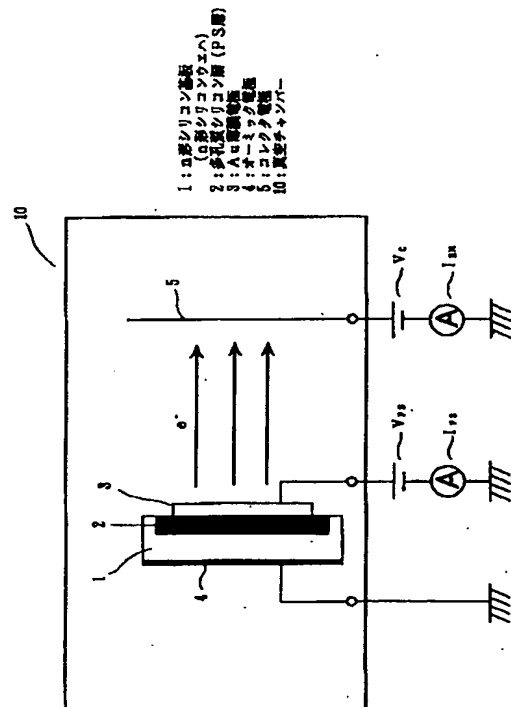
(74) 代理人 弁理士 清水 守

(54) 【発明の名称】 半導体冷電子放出素子及びこれを用いた装置

(57) 【要約】

【目的】 冷電子放出素子の新しい展開を可能にするるとともに、半導体応用分野の拡大を図り得る半導体冷電子放出素子及びこれを用いた装置を提供する。

【構成】 シリコン基板 1 と、このシリコン基板 1 の表面を陽極酸化処理により多孔質化した多孔質シリコン層 2 と、この多孔質シリコン層 2 上に形成される Au 薄膜電極 3 と、前記シリコン基板 1 の裏面に形成されるオーミック電極 4 と、前記 Au 薄膜電極 3 に対向して配置され、真空雰囲気中で前記 Au 薄膜電極 3 からの放出電子を捕獲するコレクタ電極 5 とを設ける。



## 【特許請求の範囲】

【請求項 1】 (a) 半導体基板と、(b) 該半導体基板の表面を陽極酸化処理により多孔質化した多孔質半導体層と、(c) 該多孔質半導体層上に形成される金属薄膜電極と、(d) 前記半導体基板の裏面に形成されるオーミック電極と、(e) 前記金属薄膜電極に対向して配置され、真空雰囲気中で該金属薄膜電極からの放出電子を捕獲するコレクタ電極とを具備することを特徴とする半導体冷電子放出素子。

【請求項 2】 請求項 1 記載の半導体冷電子放出素子は、面状又は点状の冷電子放出ダイオードである半導体冷電子放出素子。

【請求項 3】 請求項 2 の半導体冷電子放出素子において、可視域の発光ダイオード又はレーザダイオードとして動作可能である半導体冷電子放出素子。

【請求項 4】 請求項 2 又は 3 の半導体冷電子放出素子を、半導体基板面上に多数配列し、それらを電子放出源として利用する発光形フラットパネルディスプレイ装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体による電子放出素子に関するものである。さらに詳しくは、本発明は、加熱を必要としない冷電子放出源として有用なだけでなく、発光・電子放出機能集積素子としても有用な新規な半導体素子に関するものである。具体的な利用分野は、発光形フラットパネルディスプレイ素子（装置）、真空マイクロエレクトロニクス素子（装置）、極高真空計測用電子源等である。

## 【0002】

【従来の技術】加熱を必要としない冷電子放出源については、従来から平面形発光ディスプレイ素子や真空マイクロエレクトロニクス素子などの電子放出源として、その開発が望まれており、実際に種々の素子が提案・試作されてきた。その代表的なものとして、金属又は半導体の電界放出チップアレイ及びシリコンの p n 接合又は MOS (Metal-Oxide-Semiconductor) の構造素子の 2 つが挙げられる。

## 【0003】

【発明が解決しようとする課題】しかしながら、前者の電界放出チップアレイは、①製作工程が複雑である。②電子放出特性が真空度に敏感である。③安定な動作には超高真空が必要である。④動作電界が高いといった問題がある。また、後者の p n 接合および MOS の構造素子は、①集積回路作製に準じた多くの製作工程と装置が必要である。②素子構造のパラメータ（接合深さ、酸化膜の厚さ等）の厳密制御の必要性がある等のため、コスト低減の点や応用範囲の面で大きな制約と限界があった。

【0004】これらの問題を克服することは、冷電子放出素子を本格的に進展させる上で不可欠である。また、

単なる電子放出機能だけではなく、付加的な機能をも兼ね備えた冷電子放出素子を志向することも重要な技術課題であると思われる。このような観点から、研究開発の現状を見た場合、これまでのところ上記課題に答える提案は、ほとんどなされていないのが現状である。

【0005】本発明は、以上の事情に鑑みてなされたものであり、冷電子放出素子の新しい展開を可能にするとともに、半導体応用分野の拡大を図り得る半導体冷電子放出素子及びこれを用いた装置を提供することを目的としている。

## 【0006】

【課題を解決するための手段】本発明は、上記目的を達成するために、

(1) 半導体冷電子放出素子において、半導体基板と、この半導体基板の表面を陽極酸化処理により多孔質化した多孔質半導体層と、この多孔質半導体層上に形成される金属薄膜電極と、前記半導体基板の裏面に形成されるオーミック電極と、前記金属薄膜電極に対向して配置され、真空雰囲気中で該金属薄膜電極からの放出電子を捕獲するコレクタ電極とを具備するようにしたものである。

【0007】(2) 上記 (1) 記載の半導体冷電子放出素子は、面状又は点状の冷電子放出ダイオードである。

(3) 上記 (2) の半導体冷電子放出素子において、可視域の発光ダイオード又はレーザダイオードとして動作可能である。

(4) 上記 (2) 又は (3) の半導体冷電子放出素子を、半導体基板面上に多数配列し、それらを電子放出源として利用する発光形フラットパネルディスプレイ（素子）装置を得るようにしたものである。

## 【0008】

【作用】本発明は、半導体の陽極酸化処理によって形成される多孔質半導体（例えば多孔質シリコン）が、量子サイズ効果の発現により特異な電氣的・光学的性質を示すことに着目してなされたものである。本発明の半導体冷電子放出素子は、基本的には多孔質半導体を高抵抗層として用いた一種の MIS (Metal-Insulator-Semiconductor) ダイオード構造の素子であり、金属薄膜／多孔質半導体／半導体基板をその構成要素にしている。

【0009】そこで、半導体基板から注入された電子を多孔質半導体中の電界で加速し、金属薄膜中をトンネル効果によって通過させ真空中に放出させるようにしている。本発明により、①複雑な工程は不要である。②素子構成が単純である。③大面積化・多画素化が容易である。④超高真空を必要としない。⑤発光ダイオードとしても機能する等の特徴を持つ冷電子放出素子を実現することができる。

## 【0010】

【実施例】以下、本発明の実施例を図面を参照しながら説明する。図 1 は本発明の実施例を示す半導体冷電子放

出素子の構成を示す図である。この図に示すように、裏面にオーミック電極をとった面方位(111)のn形シリコン基板(n形シリコンウエハ)(比抵抗が $0.0018\Omega\text{cm}$ )1表面に、50wt%HF水溶液とエタノールとの混合液(混合比は1:1)中で定電流陽極酸化処理(電流密度は $100\text{mA}/\text{cm}^2$ 、時間は5min)を施し、多孔質シリコン層(以下、PS層という)2を形成する。陽極酸化中には500Wのタングステンランプにより試料面を光照射する。PS層2の厚さは約 $40\mu\text{m}$ である。作製したPS層2の表面にAu薄膜を真空蒸着し(厚さ15nm、直径6mmの円形)、これを表面側の正電位 $V_{ps}$ にあるAu薄膜電極3として裏面の接地電位にあるオーミック電極4との間でダイオードを形成する。

【0011】ここで、真空チャンバー10を用いて、 $10^{-7}\text{Torr}$ の雰囲気におかれる。そこで、このダイオードのAu薄膜電極3に正電圧 $V_{ps}$ を印加し、n形シリコン基板1からPS層2に電子を注入する。その際の電流は $I_{ps}$ である。その場合、PS層2は高抵抗であるので、印加電界の大部分はPS層2にかかっているが、PS層2の表面には酸化層が存在するため、図2のエネルギーバンド図に示すように、電界強度はPS層2表面ほど強い。

【0012】更に、n形シリコン基板1から注入された電子は、Au薄膜電極3側に向けてPS層2を走行し、Au薄膜側に向かう。PS層2表面付近に達した電子は、そこでの強電界により一部はAu薄膜をトンネルし、真空チャンバー10の $10^{-7}\text{Torr}$ の雰囲気の中空に放出される。放出された電子はAu薄膜電極3に対し数Vの正電圧 $V_c$ を印加してあるコレクタ電極5に集められる。その際の電流は $I_{cs}$ である。

【0013】図3に放出電子流の $V_{ps}$ 依存性を示す。図3において、 $10^{-7}\text{Torr}$ の雰囲気中で、横軸は $V_{ps}$ (V)、縦軸は放出電子流( $\text{nA}/\text{cm}^2$ )を示す。電子放出は $V_{ps}$ が正の領域のみで観測され、電圧の上昇とともに放出電子流は急激に増大する。この放出電子流-電圧曲線の理論的な解析結果により、電子放出がトンネル効果によるものであることが裏付けられた。

【0014】図1のコレクタ電極5に蛍光体を塗布し、Au薄膜電極3とコレクタ電極5の間に約4kVの電圧を印加した状態でダイオードから電子放出をさせたところ、Au薄膜電極3に対応する円形の均一な蛍光パターンが観測された。このことは、PS層2からの電子放出が均一であることを示すとともに、平面ディスプレイ素子の電子源としての応用可能性を実証するものである。

【0015】本発明の平面ディスプレイへの応用例を図4に示す。この図において、11はオーミック電極、12はシリコン基板、13は多孔質シリコン層、14は薄膜電極、15は信号供給源回路、16は蛍光体、17は電子ビーム加速電圧を供給する電源、18はガラス板で

ある。この図に示すように、信号供給源回路15、15から画像に応じた電気信号がX方向、Y方向から薄膜電極14を通じて供給される。各交点(画素)では、供給された電圧に対応して、図1及び図2の原理に基づいて電子が放出される。放出された電子は加速されて蛍光体16を発光させ、観測者はそのパターンを画像として見ることができる。

【0016】このディスプレイ素子はシリコン基板とガラス基板を基本要素とするもので、薄形、かつ大面積に構成できることを特徴としている。また、多画素化も容易であり、高解像度も期待できる。なお、本発明の冷電子源による平面ディスプレイの構成は、図4に限定されるものではなく、種々の変形が可能である。例えば、シリコン基板側から一様に放出させた電子流を画像に応じた強度変調するメッシュ状グリッド電極をシリコン基板とガラス基板との中間に配置する方法、図4の各画素にスイッチング用の能動素子(トランジスタまたはダイオード)を配置する方法などが考えられる。

【0017】また、本願の発明者によって、既に特開平4-356977号公報によって提案されているように、本発明のダイオードは、電子放出と同時に可視光を放出する発光ダイオードとしても動作させることができる。更に、上記実施例ではシリコンを基板としたものであるが、本発明はシリコンに限られたものではなく、陽極酸化を適用できる半導体は全て利用することができる。

【0018】すなわち、ゲルマニウム(Ge)、炭化シリコン(SiC)、ヒ化ガリウム(GaAs)、リン化インジウム(InP)、セレン化カドミウム(CdSe)など、IV族、III-V族、II-VI族などの単体及び化合物半導体の多くが、これに該当する。以上述べたように、本発明は独自の半導体構成要素によって新規の半導体冷電子放出素子を開発したもので、その応用範囲及び適用範囲は極めて広い。

【0019】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0020】

【発明の効果】以上、詳細に説明したように、本発明によれば、以下のような効果を奏することができる。

(1) 請求項1記載の発明によれば、複雑な工程は不要であり、素子構成が単純であり、半導体冷電子放出素子を得ることができる。

【0021】また、大面積化・多画素化が容易であり、超高真空を必要としない。

(2) 請求項2記載の発明によれば、上記(1)の効果を有する面状又は点状の冷電子放出ダイオードを得ることができる。

(3) 請求項3記載の発明によれば、上記(2)の効果

を有し、可視域の発光ダイオード又はレーザダイオードとして動作可能である。

【0022】(4)請求項4記載の発明によれば、上記(2)又は(3)の半導体冷電子放出素子を、半導体基板面上に多数配列し、それらを電子放出源として利用する発光形フラットパネルディスプレイ装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施例を示す半導体冷電子放出素子の構成を示す図である。

【図2】本発明の実施例を示す半導体冷電子放出素子のエネルギーバンド図である。

【図3】本発明の実施例を示す半導体冷電子放出素子の放出電子流の $V_{rs}$ 依存性を示す図である。

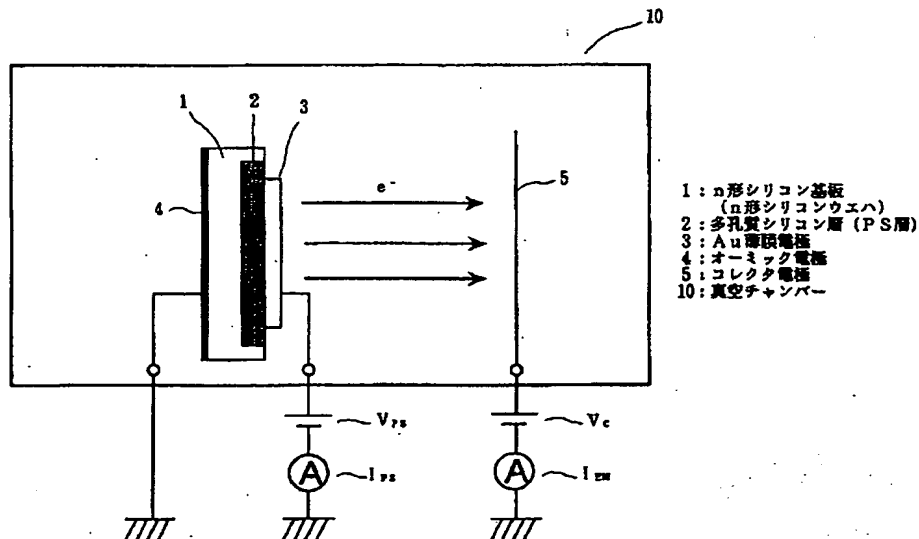
【図4】本発明の実施例を示す平面ディスプレイ素子の

構成を示す図である。

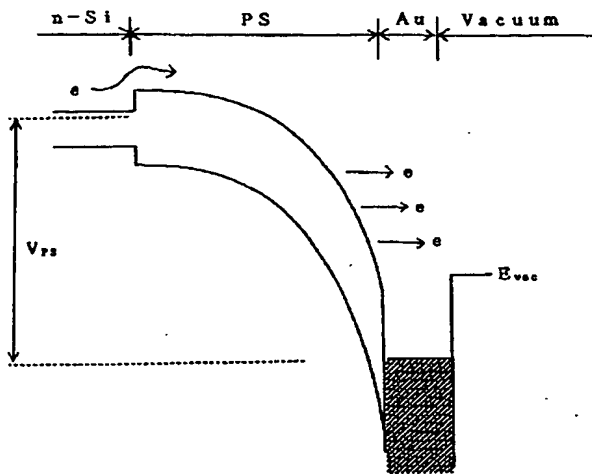
【符号の説明】

- 1 n形シリコン基板 (n形シリコンウエハ)
- 2, 13 多孔質シリコン層 (PS層)
- 3 Au薄膜電極
- 4, 11 オーミック電極
- 5 コレクタ電極
- 10 真空チャンパー
- 12 シリコン基板
- 14 薄膜電極
- 15 信号供給源回路
- 16 蛍光体
- 17 電子ビーム加速電圧を供給する電源
- 18 ガラス板

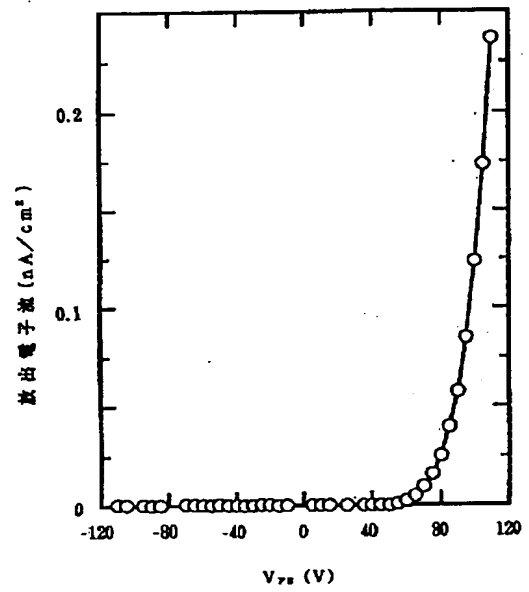
【図1】



【図 2】



【図 3】



【図 4】

